

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-161176

(43) 公開日 平成8年(1996)6月21日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 9/445				
11/14	3 1 0 K			
12/12	D	7623-5B		
		7230-5B	G 0 6 F 9/ 06	4 2 0 U
審査請求 未請求 請求項の数 1 O L (全 7 頁)				

(21) 出願番号 特願平6-300480

(22) 出願日 平成6年(1994)12月5日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 明浦 伸夫

神奈川県海老名市下今泉810番地 株式会

社日立製作所オフィスシステム事業部内

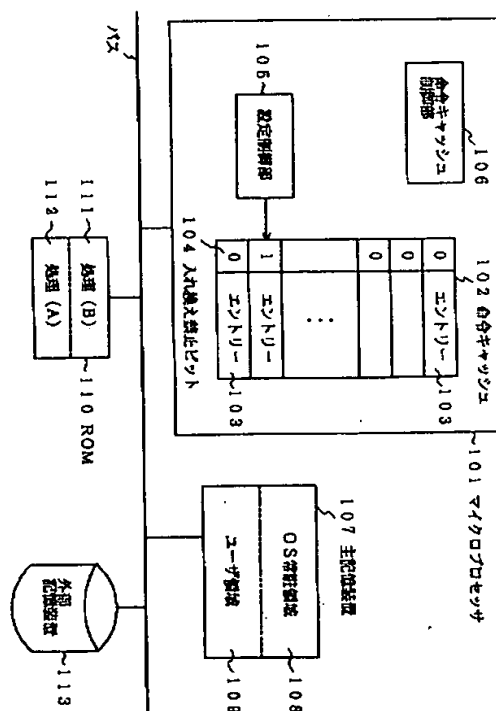
(74) 代理人 弁理士 鈴木 誠

(54) 【発明の名称】 リスタート処理方法

(57) 【要約】

【目的】 ソフトウェア障害時におけるオペレーティングシステムの高速な再立ち上げ処理を行うために、該再立ち上げ処理の命令列を命令キャッシュ上に常駐させる。

【構成】 命令キャッシュ102の各エントリ103に入れ換え禁止ビット104を設ける。パワーオンの処理時に、設定制御部105が、エントリ103の入れ換え禁止ビット104を“1”に設定する。次いで、禁止ビット104が“1”に設定されたエントリ103に、クイックリスタート処理の命令列を書き込み、ユーザ領域を初期化し、診断する。パワーオンの間、クイックリスタート処理の命令列が命令キャッシュ102に常駐され、ソフトウェア障害が発生したとき、命令キャッシュから該命令列を読み出し、リスタートする。



【特許請求の範囲】

【請求項1】 命令キャッシュを内蔵したマイクロプロセッサと、OSプログラムを格納した外部記憶装置と、OS常駐領域とユーザ領域を持つ主記憶装置と、IPLプログラムを格納したROMとを備え、パワーオン時に該IPLプログラムを起動して、OSプログラムを該主記憶装置にロードしてシステムを立ち上げ、システム動作中にソフトウェア障害が発生したとき、該OSプログラムはシステムをリセットし、該IPLプログラムを起動して、ユーザ領域を初期化し、診断した後にシステムをリスタートさせるマイクロコンピュータシステムにおけるリスタート処理方法において、前記命令キャッシュの各エントリに、エントリの入れ換え禁止ビットを設け、前記パワーオン時に所定エントリの入れ換え禁止ビットをセットし、前記システムをリスタートするための命令列を該所定エントリに書き込み、パワーオンの間、該命令列を前記命令キャッシュ中に常駐させることを特徴とするリスタート処理方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、クイックリスタート処理のための命令列を命令キャッシュ内に常駐することによりリスタート処理を高速に行うリスタート処理方法に関する。

【0002】

【従来の技術】コンピュータシステムの信頼性はますます重要になってきている。これに応えるべく、近年サーバステーションといった小型コンピュータの分野でも、フォールトトレラントコンピュータや複数のコンピュータ装置によるホットスタンバイ構成のコンピュータシステムが次々と発表されている。

【0003】これらのシステムは、主にハードウェア構成の冗長化により、耐故障性を向上させたものであり、確かにハード故障に対するノードダウン性は実現されている。しかし、ソフトウェア障害（主にオペレーティングシステムのパニック）に対しては、ほとんどのシステムにおいて何ら対策されていないのが実情であり、せいぜいクイックリスタートによるオペレーティングシステムの再立ち上げがサポートされている程度である。これはソフト障害の原因のほとんどがオペレーティングシステムの潜在バグによるため、抜本的な対策がシステム稼働中には採れない（オペレーティングシステムの入れ換えが必要な）ことに起因している。

【0004】ここでいうクイックリスタートとは、一旦システムにパワーオン相当のリセットをかけ、主記憶上のユーザ領域のみ初期化して、オペレーティングシステムを再度立ち上げるものである。パワーオン処理との大きな相違は、主記憶上のオペレーティングシステム常駐領域の初期化とハードディスクなど外部記憶装置からのオペレーティングシステム再ロードを実施しないことに

ある。これにより仕様上は、オペレーティングシステムのパニック回復時間が短縮される。なお、この種の関連する技術としては、例えば特開平5-120231号公報に記載のリスタート処理方法がある。

【0005】

【発明が解決しようとする課題】しかし、上記した処理は、通常ROMに格納されているIPLプログラムによって実施される。リセット実行時に、このIPLプログラムが命令キャッシュに存在する確率はほとんどない。これは命令キャッシュの全エントリがオペレーティングシステムやユーザプログラムの命令によってほぼ占有されているからである。

【0006】従って、クイックリスタート処理を実施する命令列は、命令キャッシュミスヒット状態で実行されることになる。このためIPLプログラム格納元のROMに、連続して命令フェッチのためのリードアクセスが発生することになる。一般に、このROMとマイクロプロセッサ間のデータ転送幅（バス幅）は、ROMチップの仕様上1バイトである。このため“クイック”といっても実際は、命令フェッチのために膨大な時間を要することになる。この結果、クイックリスタート処理によるコンピュータシステムのダウン時間、すなわちパニック回復時間を短縮することができない。

【0007】本発明の目的は、ソフトウェア障害時におけるオペレーティングシステムの高速な再立ち上げ処理を行うために、該再立ち上げ処理の命令列を命令キャッシュ上に常駐させ、命令キャッシュヒット状態で該命令列を実行するリスタート処理方法を提供することにある。

【0008】

【課題を解決するための手段】前記目的を達成するために、本発明では、命令キャッシュを内蔵したマイクロプロセッサと、OSプログラムを格納した外部記憶装置と、OS常駐領域とユーザ領域を持つ主記憶装置と、IPLプログラムを格納したROMとを備え、パワーオン時に該IPLプログラムを起動して、OSプログラムを該主記憶装置にロードしてシステムを立ち上げ、システム動作中にソフトウェア障害が発生したとき、該OSプログラムはシステムをリセットし、該IPLプログラムを起動して、ユーザ領域を初期化し、診断した後にシステムをリスタートさせるマイクロコンピュータシステムにおけるリスタート処理方法において、前記命令キャッシュの各エントリに、エントリの入れ換え禁止ビットを設け、前記パワーオン時に所定エントリの入れ換え禁止ビットをセットし、前記システムをリスタートするための命令列を該所定エントリに書き込み、パワーオンの間、該命令列を前記命令キャッシュ中に常駐させることを特徴としている。

【0009】

【作用】内蔵命令キャッシュの各エントリに入れ換え禁

3

止ビットを設ける。マイクロプロセッサがパワーオンされると、各エントリの入れ換え禁止ビットがゼロクリアされる。パワーオン処理時に、入れ換え禁止ビット設定制御部は、エントリの入れ換え禁止ビットをセットする。入れ換え禁止ビットがセットされたエントリに、クイックリスタート処理の命令列を書き込み、ユーザ領域のメモリを初期化し、診断する。パワーオンの間、クイックリスタート処理の命令列が命令キャッシュに常駐し、ソフトウェア障害が発生したとき、命令キャッシュから該命令列を読み出し、システムがリスタート処理される。

【0010】

【実施例】以下、本発明の一実施例を図面を用いて具体的に説明する。図1は、本発明の実施例1の構成を示す。図において、101は、マイクロプロセッサ、102は、マイクロプロセッサ内部に設けられた命令キャッシュ、103は、命令キャッシュのエントリ、104は、エントリ入れ換え禁止ビット、105は、エントリ入れ換え禁止ビットの設定制御部、106は、マイクロプロセッサ内部にある命令キャッシュ制御部である。なお、マイクロプロセッサ101には、命令キャッシュ制御に係る構成要素のみを示し、他の構成要素は図から省略されている。

【0011】また、107は主記憶装置（DRAMで構成）であり、OS（オペレーティングシステム）常駐領域108とユーザ領域109からなる。110はIPLプログラムが格納されたROMであり、パワーオン処理（A）格納領域111とクイックリスタート処理（B）格納領域112からなる。113はOSプログラムなどが格納された外部記憶装置である。

【0012】図2は、本発明のパワーオン時の処理フローチャートである。マイクロプロセッサ101がパワーオンされると、ステップ201でパワーオンリセットかを判定する。一般に、マイクロプロセッサはパワーオンリセット時の命令実行アドレスが同一、またはその近傍にあることが多いので、要因判定を行ってその処理を切り替えている。

【0013】マイクロプロセッサ101がパワーオンされると、命令キャッシュ102の各エントリ103の入れ換え禁止ビット104がゼロクリアされる。この状態ではすべての命令キャッシュエントリ103は、命令キャッシュ制御部106によって入れ換え可能な状態となる。

【0014】パワーオンである場合、ROM110内のパワーオン処理（A）格納領域111が読み出されて以下の処理が実行される。ステップ202では、まずオペレーティングシステム（OS）が常駐する主記憶装置107のOS常駐領域108の初期化と診断を行う。次いで、ステップ203では、OSプログラムをハードディスクなど外部記憶装置113から、主記憶装置107の

4

OS常駐領域108にローディングする。これを一般にIPLと呼ぶ。

【0015】続いて、ステップ204では、命令キャッシュエントリ103の入れ換えを禁止するための命令を実行する。この命令を実行すると、エントリ入れ換え禁止ビットの設定制御部105は、オペランドとしてプログラムが指定したアドレスに該当するエントリ103の入れ換え禁止ビット104に“1”を設定する。

【0016】この設定が終了すると、ステップ205では、ステップ204によって入れ換え禁止ビット104が“1”に設定されたエントリ103に、クイックリスタート処理（B）格納領域112が格納され、該領域112の命令列が実行されて、主記憶装置107のユーザ領域109が初期化され、診断される。そして、このクイックリスタート処理（B）格納領域112は、入れ換えを禁止されているので、パワーオン中は、命令キャッシュ102内部に常駐されることになる。

【0017】ステップ205が完了すると、すなわち全主記憶領域の初期化と診断が完了すると、ステップ202でロードしたOSの先頭アドレスに分岐して、パワーオン処理が終了する。そして、OSおよびユーザプログラムの命令列が実行され始めても、設定制御部105によって設定された命令キャッシュ入れ換え禁止ビット104は、次のパワーオフ・オンまで保持される。

【0018】図3は、命令キャッシュ制御部によって実行される、本発明の命令キャッシュ制御の処理フローチャートである。命令キャッシュ102内に実行すべき命令があるか否かを検索する（ステップ301）。命令キャッシュ102内にあれば（ステップ302）、命令キャッシュ制御部106は該当するエントリから命令を取り出し、命令を実行する（ステップ303）。

【0019】ステップ302で、該当するエントリがない場合は、主記憶領域107またはROM領域110から命令を読み出す（ステップ304）。次いで、命令キャッシュ制御部106は、命令キャッシュ102内の空きエントリを検索する（ステップ305）。判定の結果、空いているエントリがあれば（ステップ306）、該空きエントリに、ステップ304で読み出した命令を格納し（ステップ310）、ステップ301に戻る。ステップ301でフェッチ対象のアドレスを検索するが、既にステップ310によって命令キャッシュ102には、フェッチ対象のアドレスに対するエントリが形成されているので（ステップ302）、ステップ303によって命令が改めて命令キャッシュ102から取り出される。

【0020】判定の結果、空きエントリがない場合は（ステップ306）、入れ換え候補となるエントリを選び出す（ステップ307）。次いで、ステップ308では、この選択されたエントリの入れ換え禁止ビット104に“1”が設定されているか否かの判定を行う。禁止

5

ビット104が“1”に設定されていなければ(ステップ309)、このエントリを空きエントリとして、前述したと同様に該空きエントリにステップ304で読み出した命令を格納する(ステップ310)。

【0021】判定の結果、禁止ビットが“1”に設定されているときは(ステップ309)、ステップ307に戻り、次の入れ換え候補となるエントリを検索する。以下、前述したと同様に処理される。

【0022】このように、一度、設定制御部105によって、入れ換え禁止を設定されたエントリ103は、次のパワーオフ及びパワーオンによって禁止ビット104がクリアされるまで、命令キャッシュエントリの入れ換え対象とならない。従って、パワーオン中、禁止ビット104が“1”に設定されたエントリは、常に命令キャッシュ102にヒットする(つまり常駐する)ことになり、該エントリに入っている命令列によるクイックリスタート処理は、高速な実行(つまり、命令キャッシュミスヒットによる無駄な読み出し動作のない命令実行)が保証されることになる。

【0023】なお、上記した設定制御部105による命令キャッシュエントリ入れ換え禁止は、複数のエントリに設定することができるので、複数のキャッシュエントリにまたがる容量を持つ処理のすべての命令列を命令キャッシュに常駐させることも可能である。

【0024】次に、上記した状態において、OSパニックなどソフトウェア障害が発生した場合について、本発明の動作を説明する。OSパニックなどソフトウェア障害が発生すると、OSはマイクロプロセッサ101に対して、クイックリスタートのためのリセットを発行する。ステップ201で、リセットが判定されると、ユーザ領域109のみを初期化・診断し(ステップ205)、OSを再度立ち上げるクイックリスタート処理に入る。

【0025】このとき、ステップ205を実行する領域112の全命令列は、命令キャッシュ102内部に常駐しているので、必ず命令キャッシュにヒットし、実行される。これにより、ROM110の格納領域112に対して、無駄な命令フェッチ動作を行うことなく、高速にクイックリスタート処理が実行される。

【0026】図4は、本発明の実施例2の構成を示す。この実施例では、命令キャッシュがn-wayセットア

6

ソシエイティブキャッシュで構成されている。すなわち、マイクロプロセッサ101には、セットアソシエイティブ命令キャッシュ102a、102b、102c、102d(4-way構成)が設けられている。他の構成は実施例1のものと同様である。

【0027】各命令キャッシュ102a~102dの各エントリ単位に、入れ換え禁止ビット104が設けられている。命令キャッシュ制御部106の制御動作は、前述した図3の処理フローチャートに従って行われる。ただし、ステップ301、305、307における、エントリの検索、選択は、命令キャッシュ102aから順に102dまで行う点異なる。

【0028】

【発明の効果】以上、説明したように、本発明によれば、処理時間をできるだけ短縮したい処理の命令列が、パワーオン以後、命令キャッシュ内に常駐しているので、命令フェッチによる無駄な動作を回避することができ、これによりソフトウェア障害が発生したときのリスタート処理を高速化することが可能となる。

【図面の簡単な説明】

【図1】本発明の実施例1の構成を示す。

【図2】本発明のパワーオン時の処理フローチャートである。

【図3】本発明の命令キャッシュ制御の処理フローチャートである。

【図4】本発明の実施例2の構成を示す。

【符号の説明】

101 マイクロプロセッサ

102 命令キャッシュ

103 命令キャッシュのエントリ

104 エントリ入れ換え禁止ビット

105 設定制御部

106 命令キャッシュ制御部

107 主記憶装置

108 OS(オペレーティングシステム)常駐領域

109 ユーザ領域

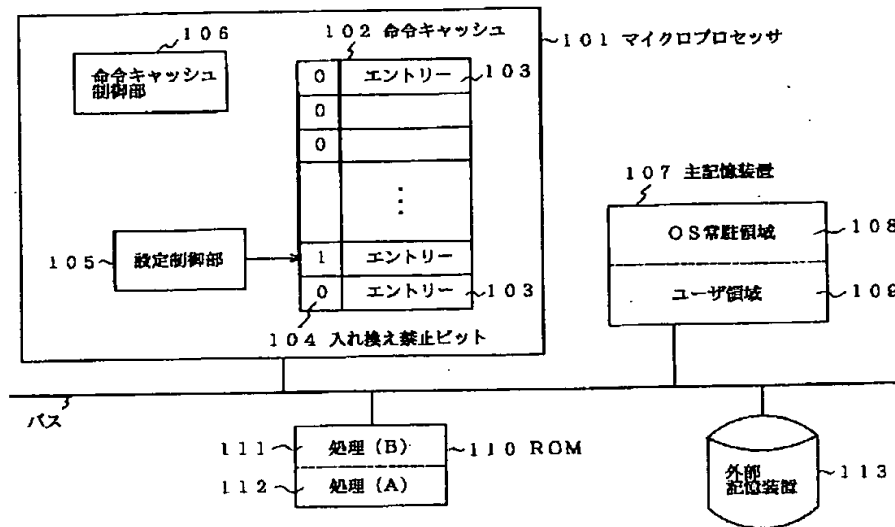
110 ROM

111 パワーオン処理(A)格納領域

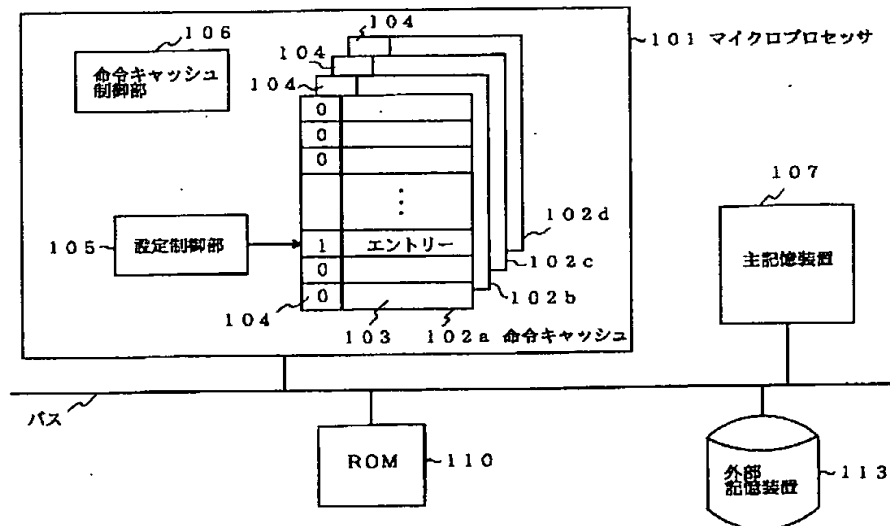
112 クイックリスタート処理(B)格納領域

113 外部記憶装置

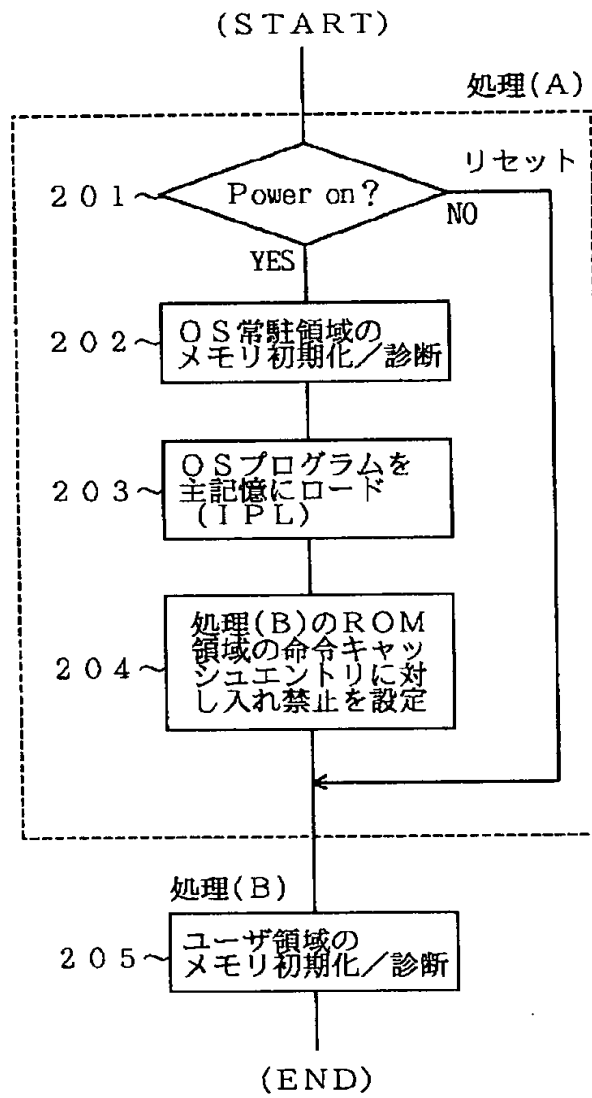
【図 1】



【図 4】



【図2】



【図3】

